

SYNOPSYS®

Workshop - Zertifikat

Herr Jesko Schwarzer

hat in der Zeit vom
12. Oktober bis 14. Oktober 1999
am Workshop

Chip-Synthese I

der Firma Synopsys teilgenommen.

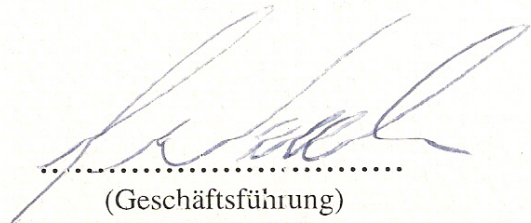
Kursinhalt:

Der Kurs vermittelte, wie VHDL/HDL Compiler™ und Design Compiler™ zur Synthese und Optimierung von Digitalschaltungen hinsichtlich Fläche und Geschwindigkeit benutzt werden. Der Kurs gab ferner Hinweise zu Synthese-Strategien für komplexe Designs.

Anhand von Übungsbeispielen setzte der Teilnehmer die gewonnenen Kenntnisse in die Praxis um.



(Leiter Kundentraining)
Gerhard Röhl



(Geschäftsführung)
Gregor Wietnaler